

Capítulo 3

Módulo CompactRIO de National Instruments

CompactRIO es una plataforma de adquisición de datos y control impulsada por tecnología de entrada y salida reconfigurable (reconfigurable I/O, RIO). CompactRIO combina un procesador embebido en tiempo real, un arreglo de compuertas lógicas programables (FPGA por sus siglas en inglés) de alto rendimiento y módulos de entrada/salida intercambiables. Los módulos de E/S se conectan directamente al FPGA, proporcionando personalización de bajo nivel para temporización y procesamiento de señales de E/S. El FPGA se conecta a un procesador embebido en tiempo real vía un bus PCI de alta velocidad. Mediante la plataforma de desarrollo LabVIEW es posible la transferencia de datos entre los módulos de E/S y el FPGA, y entre el FPGA y el procesador embebido para análisis en tiempo real, procesamiento posterior, registro de datos o comunicación a un servidor conectado en red.

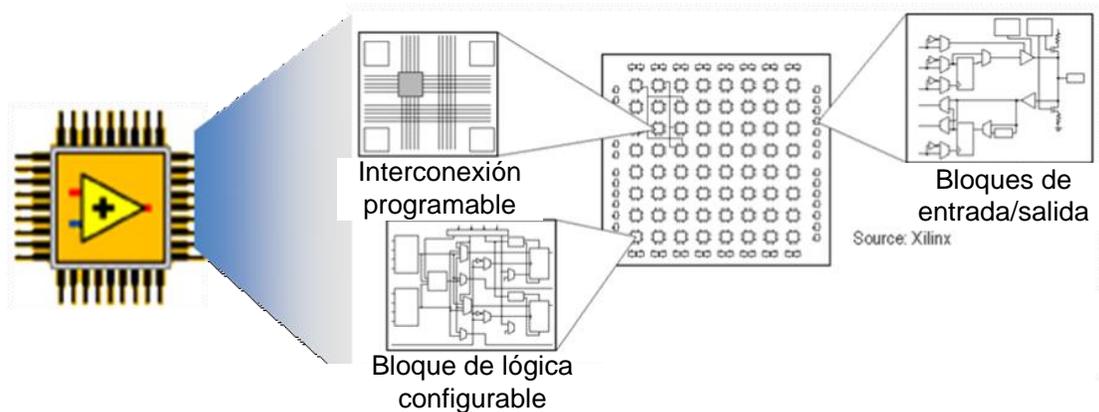


Figura 3.1. Enfoque LabVIEW FPGA.

3.1 Plataforma de desarrollo CompactRIO

El sistema de circuitos FPGA de RIO es un motor de computación reconfigurable de procesamiento paralelo que ejecuta aplicaciones integradas de LabVIEW determinísticamente. CompactRIO permite implementar sistemas de control PID analógicos de lazos múltiples a razones de 100 [kmuestras/s] y sistemas de control digital a razones de lazo de hasta 1 [Mmuestras/s] y evaluar escalones de lógica booleana de menos de 25 [ns].

Los principales componentes de un sistema de LabVIEW FPGA son el Módulo LabVIEW FPGA y el hardware RIO. La programación del código en LabVIEW ofrece la ventaja de que la representación del tiempo, concurrencia y paralelismo del hardware del FPGA es intuitivo al momento de implementar. Adicionalmente, se puede integrar el hardware del FPGA con otros componentes de sistema de medición y control usando VIs de Interfaz de LabVIEW FPGA.

Un sistema de control tradicional cuenta con tres etapas:

- El software de la aplicación corriendo en Windows o en un sistema operativo de tiempo real (RTOS).
- El software driver y las funciones para interactuar con el hardware.
- El hardware de Entrada/Salida.

El esquema anterior varía cuando se usa un sistema basado en LabVIEW FPGA. El software de la aplicación se ejecuta en Windows o en un RTOS y la interfaz con el hardware se realiza por medio de un driver National Instruments RIO (NI-RIO). Es necesario utilizar hardware para interactuar con el proceso, que en este caso son dispositivos de la serie C, y la funcionalidad de este dispositivo es modificable usando LabVIEW FPGA. En síntesis, se trabaja en una plataforma FPGA de Entrada/Salida (I/O) que ofrece buen rendimiento, flexibilidad de aplicaciones y diseño de hardware a nivel de tarjeta.

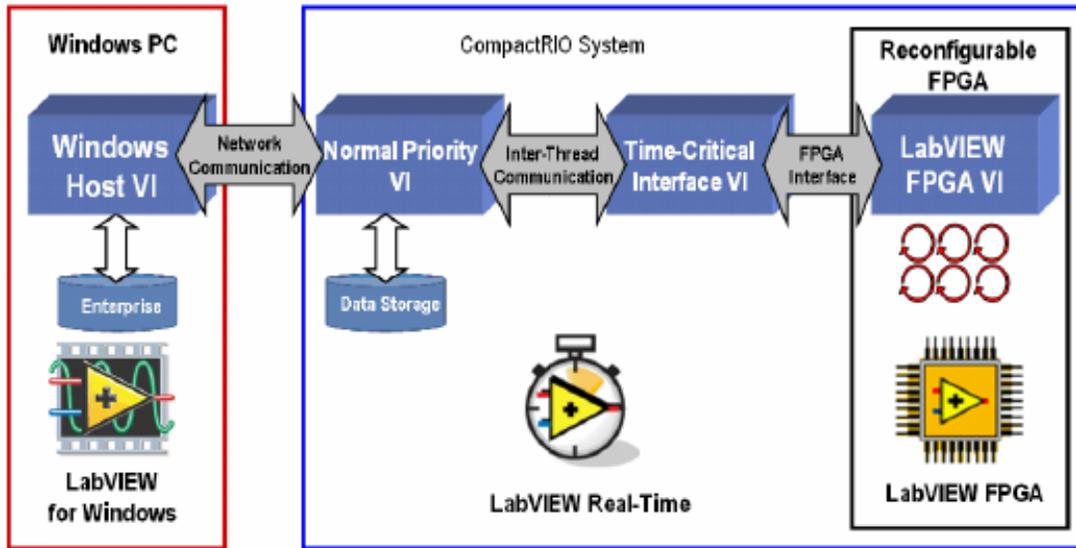


Figura 3.2. Paradigma de programación LabVIEW FPGA.

Los controladores embebidos CompactRIO ofrecen ejecución autónoma para aplicaciones determinísticas de LabVIEW Real-Time. CompactRIO opera con un procesador industrial de 200 [MHz] con capacidad de efectuar operaciones de punto fijo de procesamiento de señales y análisis para ciclos de control de 1 kHz. Los controladores NI CompactRIO tienen entradas de doble suministro de 11 a 30 [V_{DC}], un consumo de 7 a 10 [W] y un rango de temperatura de -40 a 70 [°C]. Los módulos de E/S de CompactRIO tienen un aislamiento de hasta 2,300 [V_{RMS}] (tolerancia) y un aislamiento de 250 [V_{RMS}] (continuo). Cada componente viene con una variedad de certificaciones y graduaciones internacionales de seguridad, ambientales y de compatibilidad.

CompactRIO está diseñado para utilizar las herramientas de desarrollo gráfico de LabVIEW para adaptar el hardware reconfigurable a una variedad de industrias y aplicaciones. El sistema incluye el controlador en tiempo real cRIO-9002 con procesadores industriales de punto flotante de 200 [MHz], el chasis cRIO-9102 reconfigurable de ocho ranuras con FPGA de 1 millón de compuertas, el módulo de ocho Entradas Analógicas 9201 que acepta un rango de ± 10 [V], y finalmente el módulo de 4 Salidas Analógicas con un rango de salida de voltaje de ± 10 [V].

En esta tesis, se programó el hardware de CompactRIO usando LabVIEW 2009 en Windows XP, el Módulo de LabVIEW Real-Time y el Módulo de LabVIEW FPGA.

3.2 Instalación y configuración

Esta sección describe el proceso de configuración del módulo compactRIO y los pasos previos a la implementación del programa que se describe en el capítulo 5.

En primer lugar se asigna un nombre al sistema compactRIO para su identificación en red con la PC. Se aceptan los valores sugeridos por el sistema, aplicando la configuración predeterminada y se reinicia el sistema antes de establecer la comunicación.

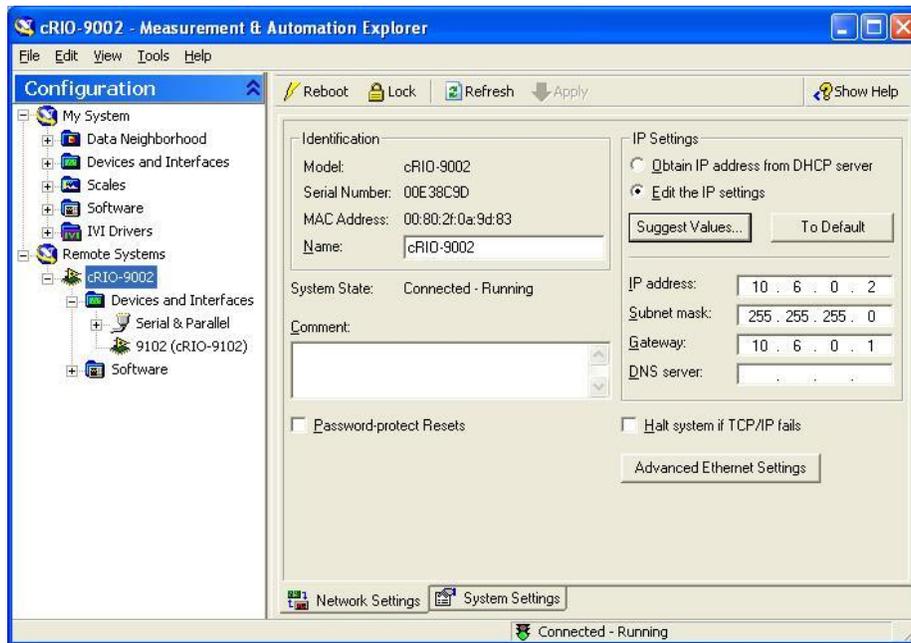


Figura 3.3. Measurement & Automation Explorer, mostrando la configuración para el módulo cRIO-9002.

Se crea un proyecto en blanco. En la ventana *Project Explorer* se abre el menú contextual en el icono del proyecto y se selecciona el comando *New>Targets and devices*, para agregar el dispositivo CompactRIO a la estructura.

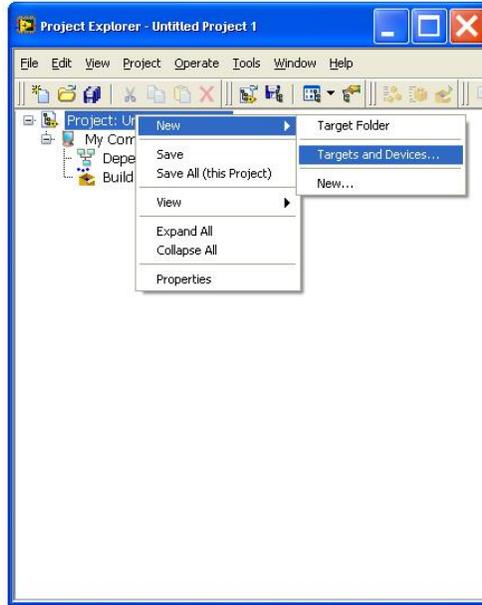


Figura 3.4. Explorador de proyecto, agregando un nuevo dispositivo.

La ventana desplegada permite la selección de un dispositivo de tiempo real entre varias opciones y varias maneras de detección. En el primer grupo de opciones se escoge *Existing target or device*, y del menú de opciones se expande la carpeta Real-Time CompactRIO para seleccionar el modelo del controlador, cRIO-9002.

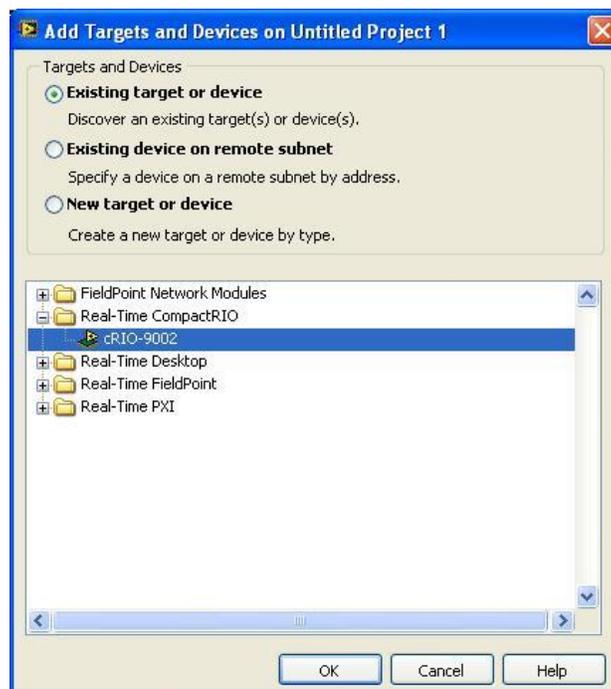


Figura 3.5. Selección del nuevo dispositivo, cRIO-9002.

Una vez que el controlador está en la estructura del proyecto, se agregan los módulos de entrada y salida analógica desplegando el menú contextual del FPGA Target y seleccionando el comando *New>C Series Modules*. Nuevamente se obtiene un menú para seleccionar entre los módulos conectados al chasis. Los módulos que se agregan para este proyecto son NI 9201, con 8 entradas analógicas de ± 10 [V] y NI 9263, con 4 salidas analógicas de ± 10 [V].

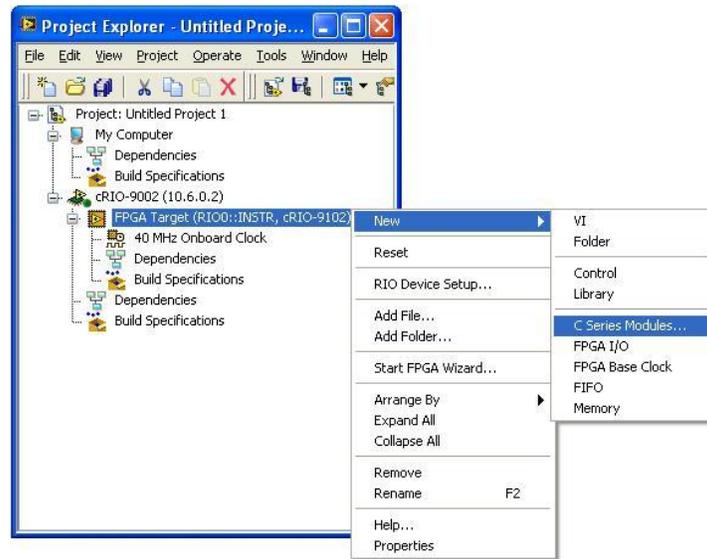


Figura 3.6. Agregando módulos de la serie C.

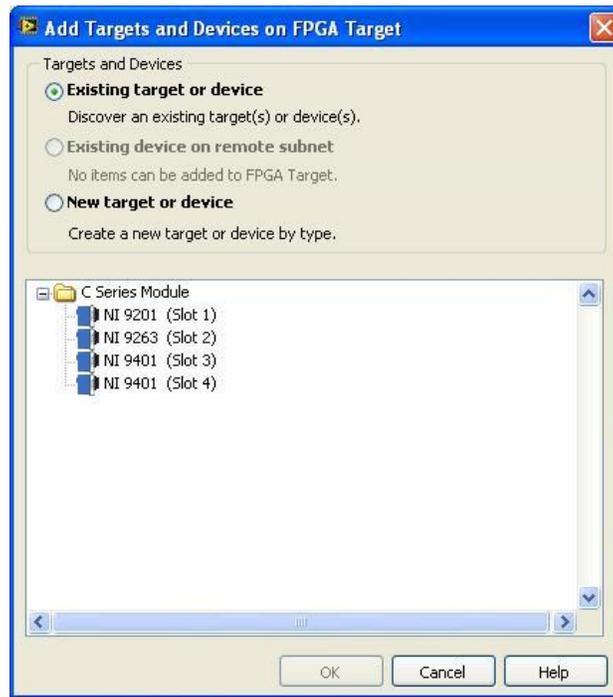


Figura 3.7. Selección del módulo NI 9201.

El módulo 9201 tiene ocho puertos de entrada de datos disponibles. A continuación se agregan las entradas que se emplearan para la ejecución del programa. Esto se hace llamando el menú contextual sobre el ícono del módulo 9201, seleccionando el comando New>FPGA I/O.

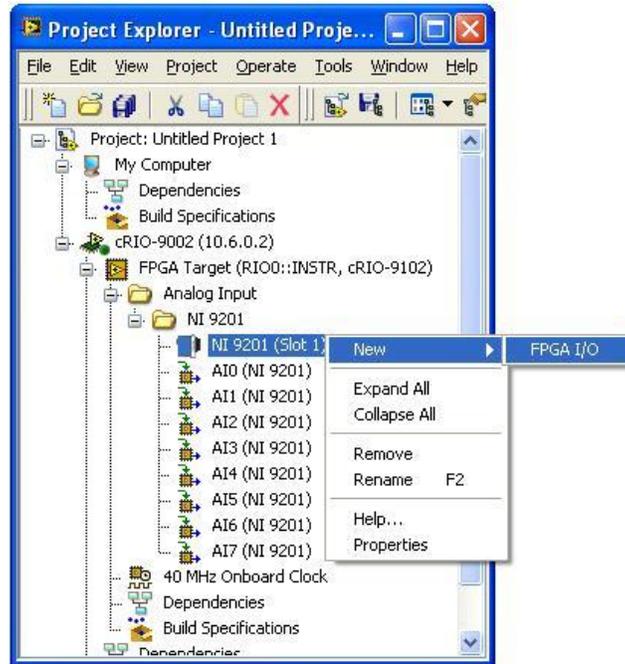


Figura 3.8. Agregando entradas analógicas al explorador de proyecto.

En la ventana siguiente se selecciona Analog Input (Entrada Analógica) y se expande el árbol para mostrar el módulo previamente agregado (NI 9201).

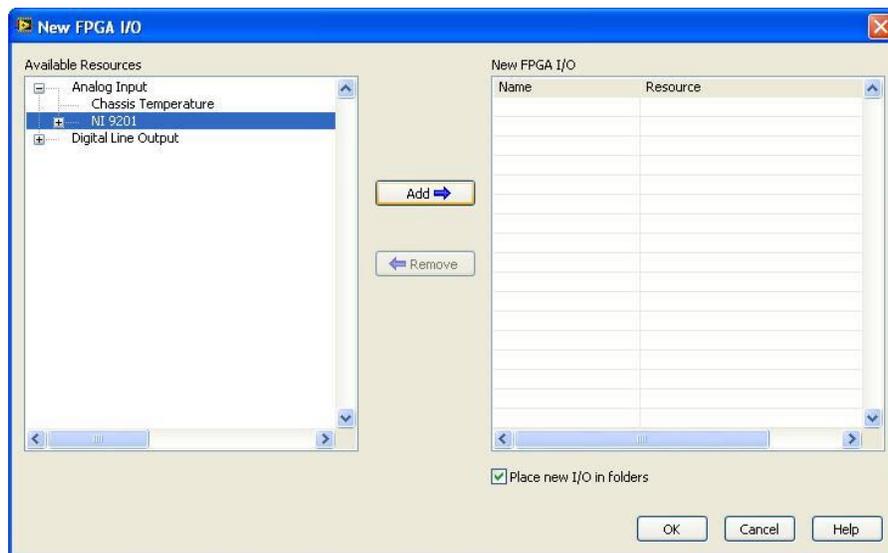


Figura 3.12. Selección del dispositivo de entrada analógica.

Se selecciona el módulo NI 9201 y click en Add para agregar todas las entradas que se tiene disponibles para ese módulo.

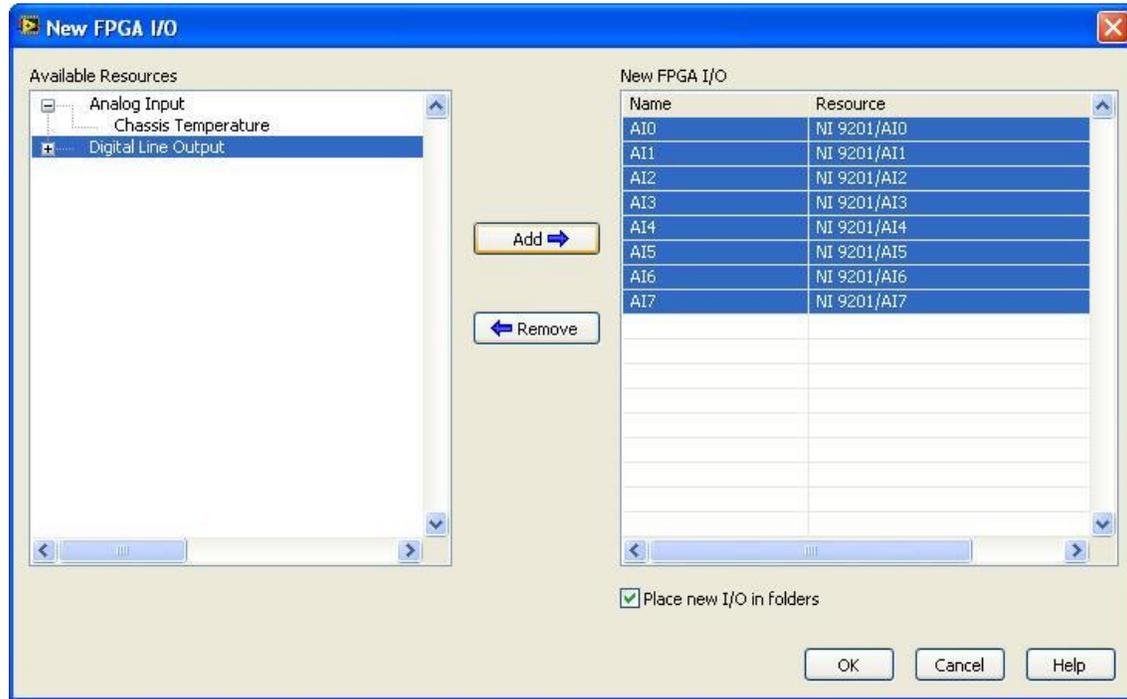


Figura 3.13. Selección de la entrada analógica.

Para agregar las salidas analógicas se realiza el mismo procedimiento que para la entrada seleccionando el módulo NI 9263.