

## Introducción

---

La multiplicación es una de las operaciones básicas en aplicaciones de procesamiento digital de señales y control digital. Es habitual que en la realización práctica de este tipo de aplicaciones se utilicen microprocesadores ( $\mu P$ ), microcontroladores ( $\mu C$ ) o procesadores digitales de señales (DSP) que incorporan la instrucción de multiplicación. Cuando las exigencias de la aplicación requieren una velocidad de cálculo superior a la que puede dar este tipo de componentes, es necesario utilizar dispositivos de lógica programable en los que se implementarán directamente los circuitos hardware que realizan las operaciones necesarias por el proceso.

En el presente trabajo se explica el desarrollo de multiplicadores de alta velocidad a implementarse en dispositivos lógicos programables, haciendo uso de VHDL para su descripción. Así mismo, se hace una investigación y un estudio comparativo de las distintas arquitecturas y algoritmos de multiplicación rápida aplicables a PLDs para escoger las mejores opciones dentro de éstos.

Puesto que el desarrollo del multiplicador está pensado para ser un coprocesador, en este proyecto también se hace un desarrollo de una interfaz con un microcontrolador PIC para mostrar la comunicación entre los dos dispositivos y demostrar el funcionamiento correcto del multiplicador.